

А.А. Скабылов^{1*}, М.К. Ибраимов¹, Д.М. Жексебай¹, Е.Т. Кожажулов¹

¹Казахский национальный университет им. аль-Фараби, г. Алматы, Казахстан

*e-mail: skabylov212@gmail.com

ПРОГРАММНО-АППАРАТНАЯ РЕАЛИЗАЦИЯ QPSK НА БАЗЕ ZYNQ И MATLAB

Аннотация

Требования для мобильной сети растут с увеличением беспроводных устройств. В связи с существующим большим потоком информации в окружающей нас среде, актуальным является создание быстродействующих, помехоустойчивых, простых по реализации и экономичных устройств приема-передачи информационных данных. Для разработки высокоскоростных, широкополосных радио модулей наиболее подходящими аппаратными средствами являются программируемые логические интегральные схемы. Возможность параллельных вычислений и большое количество логических ячеек в этих цифровых устройствах дают относительно большую производительность всего оборудования. Тем более, встроенный микропроцессор в интегральную микросхему позволяет создавать самые высокопроизводительные телекоммуникационные оборудования. В данной работе разработан приемо-передатчик сигналов QPSK (Quadrature phase-shift keying) на основе SoC (System on a chip). Были использованы модели QPSK передатчика и приемника для взаимодействия с платой ZedBoard RF платформой AD-FMCOMMS3-EBZ. Продемонстрировано построенная цифровая радиосистема с помощью системы на кристалле, модель которой соответствует радио модулю современной телекоммуникационной техники.

Ключевые слова: Quadrature phase-shift keying, Программируемые логические интегральные схемы, System on a chip, MATLAB.

Аңдатпа

Ә.Ә. Сқабылов¹, М.К. Ибраимов¹, Д.М. Жексебай¹, Е.Т. Кожажулов¹

¹ал-Фараби атындағы Қазақ ұлттық университеті, Алматы қ., Қазақстан

ZYNQ ЖӘНЕ MATLAB НЕГІЗІНДЕ QPSK БАҒДАРЛАМАЛЫҚ-АҚПАРАТТЫҚ ІСКЕ ҚОСУ

Сымсыз құрылғылардың өсуімен ұялы желіге қойылатын талаптар артып келеді. Бізді қоршаған ортадағы ақпараттың үлкен ағымына байланысты тез әрекет ететін, шуылға төзімді, іске асыруға оңай және үнемді ақпараттық деректерді қабылдау мен беру құрылғыларын құру өзекті болып табылады. Жоғары жылдамдықты, кең жолақты радио модульдерін жасау үшін бағдарламаланатын логикалық интегралды схемалар ең қолайлы жабдық болып табылады. Параллельді есептеу мүмкіндігі және осы сандық құрылғылардағы көптеген логикалық ұяшықтар бүкіл жабдықтың салыстырмалы түрде үлкен өнімділігін береді. Сонымен қатар, интегралды микропроцессор ең жоғары өнімді телекоммуникациялық жабдықты жасауға мүмкіндік береді. Осылайша, нақты уақыт режимінде түсетін ақпараттық деректердің үлкен көлемін өңдеу кезінде уақыттың кідірісін болдырмауға болады. Бұл жұмыста SoC (System on a chip) негізінде QPSK (Quadrature phase-shift keying) сигналдарын қабылдағыш қондырғысы әзірленді. Zedboard тақтасы мен RF ad-FMCOMMS3-EBZ платформасымен өзара әрекеттесу үшін таратқыш пен қабылдағыштың QPSK модельдері қолданылды. Құрылған цифрлық радиожүйе моделі қазіргі телекоммуникациялық технологияның радио модуліне сәйкес келетін микросхемадағы жүйенің көмегімен көрсетіледі.

Түйін сөздер: Quadrature phase-shift keying, Программалық логикалық интегралды схемалар, System on a chip, MATLAB.

Abstract

HARDWARE QPSK IMPLEMENTATION BASED ON ZYNQ AND MATLAB

Skabylov A.A.¹, Ibraimov M.K.¹, Zhexsebay D.M.¹, Kozhagulov E.T.¹

¹al-Farabi Kazakh National University, Almaty, Kazakhstan

The requirements for a mobile network are growing with the increase of wireless devices. In connection with the existing large flow of information in the environment around us, it is urgent to create high-speed, noise-resistant, simple to implement and economical devices for receiving and transmitting information data. For the development of high-speed, wideband radio modules, the most suitable hardware is programmable logic integrated circuits. The possibility of parallel computing and the large number of logical cells in these digital devices give a relatively high performance for all equipment. Moreover, the built-in microprocessor in an integrated microcircuit makes it possible to create the most high-performance telecommunication equipment. In this paper, a QPSK (quadrature phase manipulation) signal

transceiver based on SoC (system on a chip) has been developed. The QPSK models of the transmitter and receiver were used to interact with the ZedBoard board and the AD-FMCOMMS3-EBZ RF platform. the constructed digital radiosystem had been demonstrated using system on a chip, which model correspond to the radio module of modern telecommunication techniques.

Keywords: Quadrature phase-shift keying, field-programmable gate array, System on a chip, MATLAB.

Введение

Увеличения глобального мобильного трафика в ближайшие несколько лет требует высокой скорости передачи данных в мобильных сетях следующего поколения [1]. Для достижения этих требований сети пятого (5G) и шестого (6G) поколений беспроводной связи расширяют полосу пропускания сигнала, чтобы увеличить общую пропускную способность сетей. Поэтому производители оборудования должны разрабатывать сложные технологии для удовлетворения таких растущих требований [2]. Для сигналов с высокой пропускной способностью алгоритмы приемопередатчика должны быть реализованы в виде специально разработанных цифровых схем на микросхеме FPGA [3].

В статьях [4-9] программно-определяемая радиосвязь (SDR) исследовалась с использованием FPGA для обработки данных. SDR стала очень популярной при формировании системы цифровой связи из-за ее гибкости и преимуществ. Некоторые аппаратные компоненты (модуляторы, смесители, фильтры) SDR были заменены программной реализацией на персональных компьютерах. FPGA используется в качестве аппаратного ускорителя для сложных алгоритмов [5]. Авторы работы [6] применили плату ZedBoard вместе с радиомодулем AnalogDevices FMCOMMS1 для реализации модулятора и демодулятора с квадратурной фазовой манипуляцией. Передача и прием сигналов с помощью IEEE 802.11a, который является простейшим стандартом Wi-Fi, реализованным на отдельной платформе SDR были представлены в работе [7]. Были сравнены различные схемы модуляции для OFDM, включая BPSK, QPSK и 8-PSK. В работе [8] дается обзор исследований на текущем этапе оборудования для SDR. В данной работе предлагается реализация QPSK одной из используемых модуляций для беспроводных технологий. Мы используем RF платформу AnalogDevices AD-FMCOMMS3-EBZ и плату ZedBoard от компании Xilinx. Реализация модели QPSK и результаты исследования приведены следующих разделах.

Методы

В этом разделе описываются экспериментальные методы исследования, принцип работы QPSK приемопередатчика. Приводятся собранные схемы для передачи сообщений по каналу связи. С помощью программируемых логических интегральных схем (ПЛИС) реализован блок обработки сигналов.

Модель QPSK передатчика и приемника

QPSK передатчик состоит из несколько блоков: генератора битов, QPSK модулятора, фильтра передачи с приподнятым косинусом и передатчика AD936x (Рисунок 1). Блок генерации битов генерирует полезные данные кадра, как показано на рисунке 2. Каждый кадр содержит 200 бит. Первые 26 бит являются заголовком кадра, а остальные 174 бит представляют полезную нагрузку данных.

- 26 бит заголовка 2 раза генерирует 13-символьный код Баркера для использования в качестве преамбулы.
- Первые 105 бит полезной нагрузки соответствуют ASCII-представлению «Helloworld ####», где «####» – повторяющаяся последовательность «001», «002», «003»,..., «099».
- Остальные биты полезной нагрузки являются случайными.

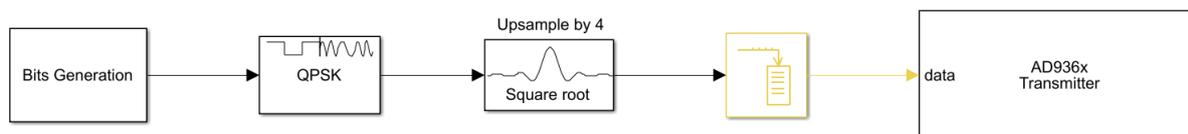


Рисунок 1. Модуль передатчика

Полезная нагрузка скремблируется, чтобы гарантировать сбалансированное распределение нулей и единиц для операции восстановления времени в приемнике.

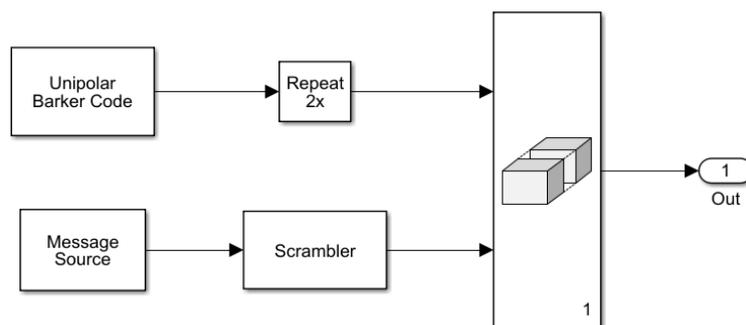


Рисунок 2. Блок генерации битов

Блок QPSK-модулятора модулирует пары битов от выхода блока генерации битов к точкам созвездия QPSK с помощью сопоставления Грея. Блок фильтра с характеристикой типа «приподнятый косинус» выполняет формирование косинусного импульса с поднятым корнем. Он также повышает частоту сигнала основной полосы частот в 4 раза. Блок передатчика Zynq SDR отправляет данные основной полосы частот на оборудование SDR через Ethernet. FPGA отправляет данные основной полосы частот в соответствии с частотой дискретизации AD9361/AD9364, после чего AD9361/AD9364 дополнительно повышает частоту пропускания сигнала на ВЧ и передает его по воздуху.

Структура модели приемника показана на рисунке 3.

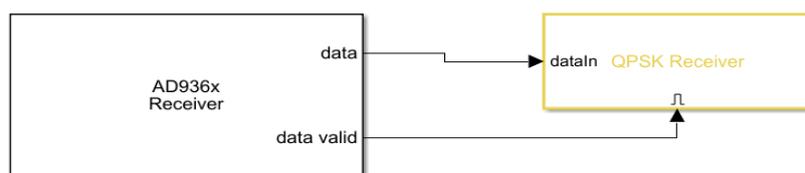


Рисунок 3. Модуль приёмника

Подробные структуры блока QPSK Receiver проиллюстрированы на рисунке 4. Блок состоит из следующих элементов: автоматическая регулировка усиления, фильтра передачи с приподнятым косинусом (понижает частоту сигнала основной полосы частоты в 2 раза), грубая частотная компенсация (оценивает приблизительное частотное смещение принятого сигнала и корректирует его), компенсация тонкой частоты (компенсирует остаточное смещение частоты и смещение фазы), Timing Recovery, декодирование данных (выравнивает границы кадра, демодулирует сигнал и декодирует текстовое сообщение).

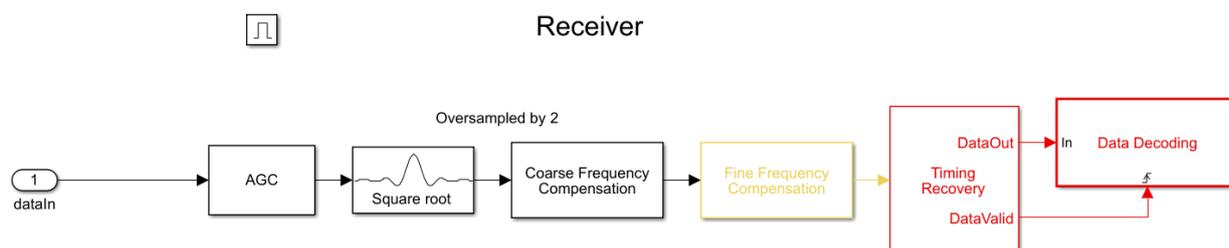


Рисунок 4. Блок приемника QPSK

Результаты и обсуждения

Аппаратная часть состоит из ZedBoard Zynq-7000 ARM/FPGA SoCDevelopmentBoard и AD-FMCOMMS3-EBZ EvaluationBoard (Рисунок 5). Использовались две платы: один в роли передатчика, а другой для приема данных. Для соединения приемо-передатчика использовался Ethernet. Каждому устройству присваивался IP адрес, и находились в одной сети с компьютером. Для стабильной работы передачи и приема данных использовались два компьютера, соединенные первый и второй компьютер к передатчику и к приемнику соответственно.

Передача и прием данных проводились на частоте 5 ГГц.



Рисунок 5. Аппаратная часть приемопередатчика

Было построено сигнальное созвездие для принятого сигнала QPSK (Рисунок 6). Результаты показывают точное распределение по созвездиям. Принятый сигнал QPSK был демодулирован и декодирован в текстовое сообщение. Текстовое сообщение показано на рисунке 7 и идентично к переданному сообщению.

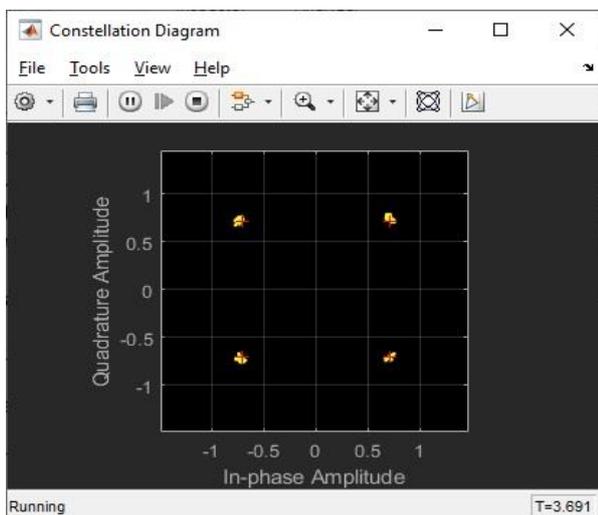


Рисунок 6. Сигнальное созвездие

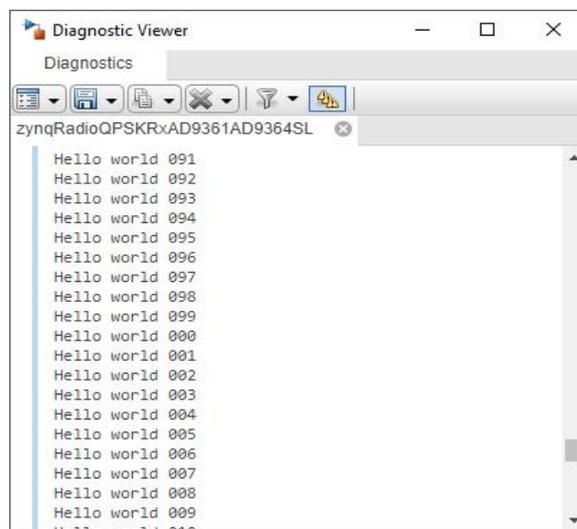


Рисунок 7. Результат принятого сообщения

Результаты показывают о разработанной полноценной радиомодули телекоммуникационных систем последнего поколения на базе SoC. Полученные результаты могут применяться для дальнейшей разработки OFDM модуляции в сетях пятого (5G) и шестого (6G) поколений.

Выводы

Таким образом, разработанный модуль обеспечивает правильную передачу и прием данных. Модуль представляет собой прототип устройства, который может быть модифицирован для разных диапазонов частот в зависимости от встроенной RF платформы.

Данная установка была способна передавать текстовое сообщение с наименьшим количеством ошибок, используя QPSK. Результаты данной работы могут применяться для разработки беспроводных сетей следующего поколения.

Финансирование. Исследование финансировалось Комитетом науки Министерства образования и науки Республики Казахстан, грант AP09058525.

References:

- 1 Liu Y. et al. *Multiband user equipment prototype hardware design for 5G communications in sub-6-GHz band* //IEEE Transactions on Microwave Theory and Techniques. – 2019. – Vol. 67. – №. 7. – P. 2916-2927
- 2 Handagala S., Leaser M. *Real time receiver baseband processing platform for sub 6 GHz PHY layer experiments* //IEEE Access. – 2020. – Vol. 8. – P. 105571-105586
- 3 Scholl S. *The Xilinx Zynq: A Modern System on Chip for Software Defined Radios*. 2016
- 4 Huang H., Xia J., Boumaiza S. *Parallel-Processing-Based Digital Predistortion Architecture and FPGA Implementation for Wide-band 5G Transmitters* //2019 IEEE MTT-S International Microwave Conference on Hardware and Systems for 5G and Beyond (IMC-5G). IEEE, 2019. – P. 1-3
- 5 Rashinkar P. G., Guinde N. *Signal Analysis of Software Defined Radio on Field Programmable Gate Array* // 2018 Second International Conference on Green Computing and Internet of Things (ICGCIoT). IEEE, 2018. P. 268-271
- 6 Junior S. B., de Oliveira V. C., Junior G. B. *Software defined radio implementation of a QPSK modulator/demodulator in an extensive hardware platform based on FPGAs Xilinx Zynq* //Journal of Computer Science. 2015. Vol. 11. №. 4. P. 598
- 7 Govekar L. et al. *Physical Layer Implementation of IEEE 802.11 a Using SDR* //2018 2nd International Conference on Micro-Electronics and Telecommunication Engineering (ICMETE). IEEE, 2018. P. 156-161
- 8 Govekar M. L. V., Patil P. C., Rao Y. S. *Evaluation of SDR using open source technology*
- 9 Maheshwarappa M. R., Bowyer M., Bridges C. P. *Software defined radio (SDR) architecture to support multi-satellite communications* //2015 IEEE Aerospace Conference. IEEE, 2015. P. 1-10